

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-065015

(43)Date of publication of application : 08.03.1996

---

(51)Int.CI. H01P 3/16

---

(21)Application number : 06-201144 (71)Applicant : HONDA MOTOR CO LTD

(22)Date of filing : 25.08.1994 (72)Inventor : UEMATSU HIROSHI  
OGAWA KENICHI

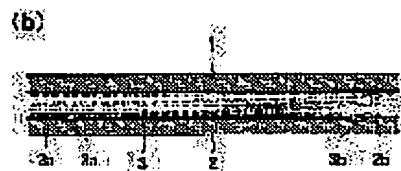
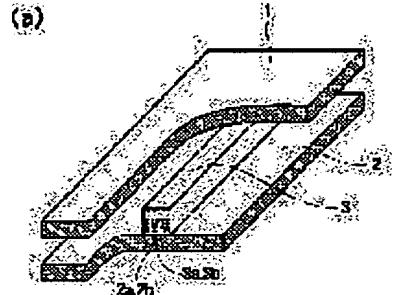
---

## (54) NRD GUIDE AND NRD GUIDE CIRCUIT ELEMENT

### (57)Abstract:

PURPOSE: To facilitate positioning for attachment and to prevent the position deviation by fitting a small projection formed on a dielectric strip to a recessed part formed on a parallel conductor plate and positioning the dielectric strip.

CONSTITUTION: Two small projections 3a and 3b are formed separately in the longitudinal direction on the lower surface of the dielectric strip 3 to be inserted between upper and lower parallel conductor plates 1 and 2 and the dielectric strip 3 is held there between the upper and lower parallel conductor plates 1 and 2 while the small projections 3a and 3b are fitted to the recessed parts 2a and 2b formed on the lower side parallel conductor plate 2. The shape of the recessed parts 2a and 2b is defined so as to make the joined surface of the dielectric strip 3 be tightly adhered to the parallel conductor plate 2, to make play in a fitted state small and to accurately perform positioning. Also, it is possible to form the small projections on the upper surface of the dielectric strip 3. Also, it is possible to provide the small projections on both upper surface and lower surface and stipulate the position relation of the upper and lower parallel conductor plates 1 and 2.



## LEGAL STATUS

[Date of request for examination] 27.10.2000

[Date of sending the examiner's decision of rejection] 28.06.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 2002-14174

[Date of requesting appeal against examiner's decision of rejection] 25.07.2002

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-65015

(43)公開日 平成8年(1996)3月8日

(51)Int.Cl.<sup>6</sup>  
H 0 1 P 3/16

識別記号 庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数1 O.L (全5頁)

(21)出願番号 特願平6-201144  
(22)出願日 平成6年(1994)8月25日

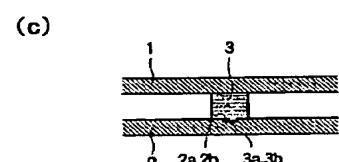
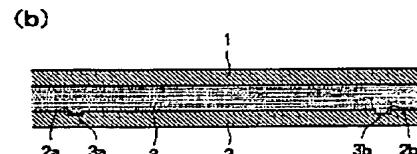
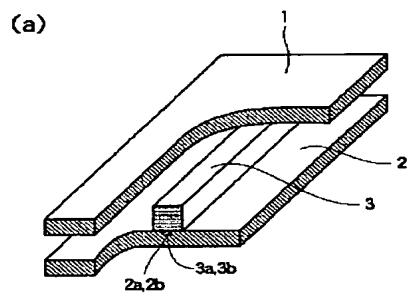
(71)出願人 000005326  
本田技研工業株式会社  
東京都港区南青山二丁目1番1号  
(72)発明者 植松 博  
埼玉県和光市中央1丁目4番1号 株式会  
社本田技術研究所内  
(72)発明者 小川 健一  
埼玉県和光市中央1丁目4番1号 株式会  
社本田技術研究所内  
(74)代理人 弁理士 下田 容一郎 (外2名)

(54)【発明の名称】 NRDガイドおよびNRDガイド回路素子

(57)【要約】

【目的】 上下の平行導体板間に挿入される誘電体ストリップの位置決めを容易にするとともに位置ずれを防止し、組立性の改善を図る。

【構成】 誘電体ストリップ3の下面に少なくとも2個の小突起3a, 3bを離間させて形成する。下側の平行導体板2に、小突起に対応する凹部2a, 2bを形成する。誘電体ストリップ3の小突起3a, 3bが下側の平行導体板2の凹部2a, 2bに嵌合された状態で、誘電体ストリップ3が上下の平行導体板1, 2間に配設される。



## 【特許請求の範囲】

【請求項1】 上下の平行導体板間に誘電体ストリップを挿入して形成されるN RDガイドおよびN RDガイド回路素子において、

前記誘電体ストリップの前記平行導体板との接合面に少なくとも2個の小突起を離間させて形成するとともに、前記平行導体板の所定の位置に前記小突起に嵌合する凹部を形成し、

前記誘電体ストリップに形成された小突起が前記平行導体板に形成された凹部に嵌合され位置決めされた状態で、前記誘電体ストリップが前記上下の平行導体板間に配設されていることを特徴とするN RDガイドおよびN RDガイド回路素子。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 この発明は、上下の平行導体板間に誘電体ストリップを挿入して形成されるN RDガイド（非放射性誘電体線路 Non radiative dielectric waveguide）およびそれを利用した回路素子に係り、特に誘電体ストリップの位置決めを容易にするとともに位置ずれを防止できるようにして組立性の向上を図ったN RDガイドおよびN RDガイド回路素子に関する。

## 【0002】

【従来の技術】 図6は従来のN RDガイドの基本構造を示す斜視図である。従来のN RDガイドは、金属板等からなる上下の平行導体板101, 102の板間隔を半波長以下にすることで壁面に平行な偏波の電磁波の伝搬を遮断し、この中に誘電体ストリップ103を挿入し、この誘電体ストリップ103に沿って電磁波を伝搬させる構造である。誘電体ストリップ103の材料としては、誘電損失が小さく電磁波の伝搬損失が少ないテフロン（登録商標）が好適なものとして用いられている。

【0003】 このN RDガイド100を組立るには、図示しない位置出し治具等を用いて誘電体ストリップ103の配設位置を決めるとともに、エポキシ系樹脂等の接着剤を用いて誘電体ストリップ103を上下の平行導体板101, 102間に接着・固定させている。

【0004】 テフロンと金属との接着性は良くないので、図7に示すように、平行導体板101, 102と誘電体ストリップ103との接合境界部分に誘電体ストリップ103に沿って接着剤からなる堰104を形成し、誘電体ストリップ103の位置決め保持を環境変化ならびに外部から加わる衝撃に耐えながら長期間にわたって保証するようにしたN RDガイド（非放射性誘電体線路）を、本出願人は特開平6-45807号公報で提案している。

## 【0005】

【発明が解決しようとする課題】 しかしながら、従来のN RDガイドならびにそれを利用した回路素子の量産を

考えると、誘電体ストリップ103の取付位置決めにかなりの工数がかかるとともに、位置ずれが生ずると所望の特性が得られなくなるため、組立性の改善が要望されていた。

【0006】 この発明はこのような課題を解決するためなされたもので、誘電体ストリップの取付位置決めを容易にするとともに、その位置ずれを防止できるようにしたN RDガイドならびにそれを利用した回路素子を提供することを目的とする。

## 【0007】

【課題を解決するための手段】 前記課題を解決するためこの発明に係るN RDガイドおよびN RDガイド回路素子は、誘電体ストリップの平行導体板との接合面に少なくとも2個の小突起を離間させて形成するとともに、平行導体板の所定の位置に小突起に嵌合する凹部を形成し、誘電体ストリップに形成された小突起が平行導体板に形成された凹部に嵌合され位置決めされた状態で、誘電体ストリップが上下の平行導体板間に配設される構造にしたことを特徴とする。

## 【0008】

【作用】 誘電体ストリップに形成された小突起を平行導体板に形成された凹部に嵌合することで、誘電体ストリップの位置決めがなされる。誘電体ストリップの平行導体板との接合面に少なくとも2個の小突起を離間させて形成しているので、誘電体ストリップが回動されることはない。よって、誘電体ストリップの取付位置決めが容易で、その位置ずれを防止でき、組立性が向上される。

【0009】 なお、下側の平行導体板の凹部を形成し、下側の平行導体板との接合面に粘着剤等を塗布した誘電体ストリップを、その小突起を凹部に嵌合させて配設

30 し、粘着剤等で仮固定した誘電体ストリップを上下の平行導体板で挟持することで、N RDガイドならびにN RDガイド素子を形成することが可能となる。また、下側の平行導体板をほぼ水平に保った状態で誘電体ストリップを配設し、次いで上側の平行導体板を積層して、誘電体ストリップを上下の平行導体板で挟持するようにすれば、接着剤や粘着剤を用いないでも組立が可能である。

## 【0010】

【実施例】 以下この発明の実施例を添付図面に基づいて説明する。図1はこの発明に係るN RDガイドの構造図であり、同図（a）は斜視図、同図（b）、（c）は断面図である。上下の平行導体板1, 2間に挿入される誘電体ストリップ3の下面にはその長手方向に離間させて2個の小突起3a, 3bを形成し、この小突起3a, 3bを下側の平行導体板2に形成した凹部2a, 2bに嵌合させた状態で誘電体ストリップ3を上下の平行導体板1, 2で挟持している。

【0011】 図2は伝送損失の測定に用いた直線線路素子の構造図であり、同図（a）は平面図、同図（b）は断面図である。直線状の誘電体ストリップ13はテフロ

ン製で、幅2.35ミリメートル、高さ2.2ミリメートル、長さ70ミリメートル、長さ方向の一端から5ミリメートルの位置に小突起13aを形成し、この小突起13aから7.5ミリメートル離間させて小突起13bを形成した。各小突起13a、13bは、直径1.6ミリメートル、高さ0.8ミリメートルの円柱形状（先端に面取を施している）である。

【0012】下側の平行導体板12には、誘電体ストリップ13が所定の位置に配設されるように小突起13a、13bが嵌合する凹部12a、12bを設けている。この凹部12a、12bの形状は、直径1.6ミリメートル強、深さ0.9ミリメートル程度として、誘電体ストリップ13の接合面が平行導体板12に密着し、かつ、嵌合状態でのあそびが小さく、位置決めが正確になされるようにしている。平行導体板12は縦、横とも70ミリメートルである。

【0013】このような形状の直線線路素子10の伝送損失を周波数60ギガヘルツで測定した結果、小突起13a、13b、凹部12a、12bのない従来構造のものに対して伝送損失の増加は0.8~0.9dB/70ミリメートル（約1dB/100ミリメートル）であった。これは実用上支障のない範囲である。

【0014】図3はこの発明に係るアンテナ素子の構造図であり、同図（a）は斜視図、同図（b）はアンテナブロックの平面図、同図（c）はアンテナブロックの側面図である。アンテナ素子30は、上下の平行導体板31、32の間にアンテナブロックとなる誘電体ストリップ33の基端部を挿入してなる。図3（b）および（c）に示すように、位置決め用の2個の小突起33a、33bは、アンテナブロック（誘電体ストリップ）33の基端部側に形成している。各小突起33a、33bは、直径約1.6ミリメートル、高さ約0.8ミリメートルの円柱形状である。なお、図示していないが、下側の平行導体板32には、アンテナブロックとなる誘電体ストリップ33の取付位置に対応して、小突起33a、33bに嵌合する凹部を形成している。

【0015】図4はアンテナ素子の電圧定在波比特性を示すグラフである。PFA材料を射出成形し小突起33a、33bを一体に形成したアンテナブロック（誘電体ストリップ）33を用いて、電圧定在波比（VSWR）を測定した結果、中心周波数60ギガヘルツに対して電圧定在波比（VSWR）が2.0以下となる周波数域は2.5ギガヘルツ（5.9~6.1.5ギガヘルツ）であった。

【0016】なお、アンテナ素子30では、アンテナブロック（誘電体ストリップ）33に形成する小突起33a、33b、ならびに、下側の平行導体板32に形成する凹部32a、32bの影響でアンテナ特性が大きく変化するため、アンテナブロック（誘電体ストリップ）33の形状ならびにその取付位置は、カットアンドトライ

で調節を行なった。

【0017】図5はこの発明に係るNRDガイド回路素子を利用して構成したFMレーダモジュールの構造図であり、同図（a）は平面図、同図（b）は側面図である。このFMレーダモジュール50は、上下の平行導体板51、52間に、FM信号発生器53、サーチュレータ54、無反射終端器55、ミキサ回路56、アンテナブロック57等の各種の回路素子と、複数のNRDガイド（非放射性誘電体線路）58、59がそれぞれ所定の位置に配設されてなる。符号60は送受信アンテナのホーンである。

【0018】そして、アンテナブロック57、各NRDガイド58、59を構成する各誘電体ストリップには、位置決め用に2個の小突起Pをそれぞれ設けており、下側の平行導体板52には各誘電体ストリップを配置すべき位置に各小突起Pに対応する凹部（図示しない）を設けている。したがって、アンテナブロック57、各NRDガイド58、59を構成する各誘電体ストリップは、小突起Pを凹部へ嵌合させて配置すればだけで位置決めがなされるとともに、位置ずれを防止できる。なお、小突起Pの配設間隔は各誘電体ストリップ毎に異ならしめているので、誤配置を防止することができる。

【0019】なお、各実施例では下側の平行導体板に凹部を形成し、誘電体ストリップの下面に小突起を形成する構造について説明したが、誘電体ストリップの上面に小突起を形成するようにしてもよい。また、下面ならびに上面の双方に小突起を設けて、上下の平行導体板の位置関係を規定するようにしてもよい。

【0020】

【発明の効果】以上説明したようにこの発明に係るNRDガイドおよびNRDガイド回路素子は、誘電体ストリップに少なくとも2個の位置決め用の小突起を形成し、平行導体板に対応する凹部を形成したので、各小突起を凹部へ嵌合することで誘電体ストリップの位置決めがなされる。2個の小突起は離間させてあるので、誘電体ストリップが回動されることはない。よって、誘電体ストリップの取付位置決めが容易で、その位置ずれを防止でき、組立性が向上される。

【図面の簡単な説明】

【図1】この発明に係るNRDガイドの構造図  
【図2】伝送損失の測定に用いた直線線路素子の構造図  
【図3】アンテナ素子の構造図  
【図4】アンテナ素子の電圧定在波比特性を示すグラフ  
【図5】FMレーダモジュールの構造図

【図6】従来のNRDガイドの基本構造を示す斜視図  
【図7】位置ずれ防止用の堰を設けた従来のNRDガイドの斜視図

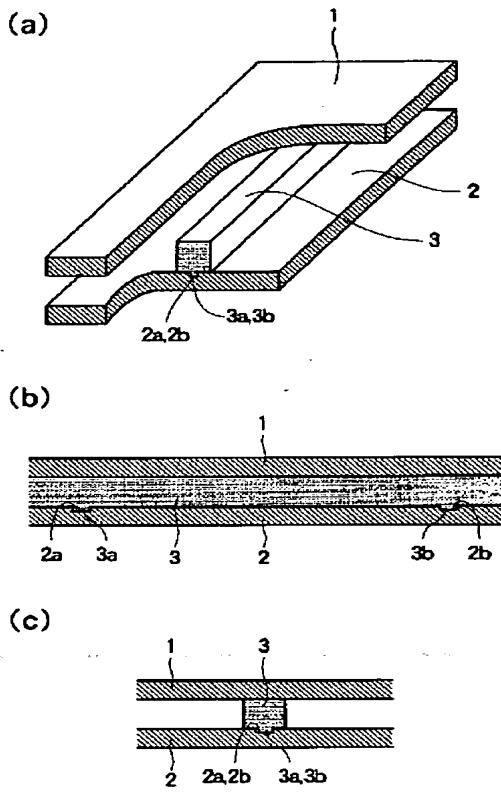
【符号の説明】

1, 11, 31, 51 上側の平行導体板  
2, 12, 32, 52 下側の平行導体板

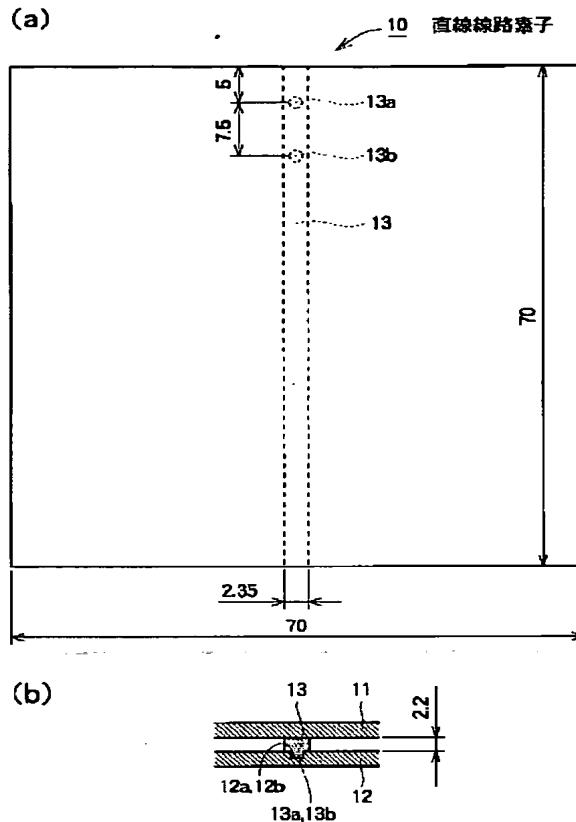
3, 13, 33, 57, 58, 59 誘電体ストリップ  
2a, 2b, 12a, 12b 四部

3a, 3b, 13a, 13b, 33a, 33b, P 小  
突起

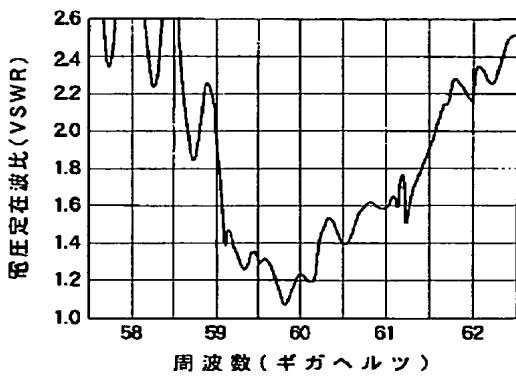
【図1】



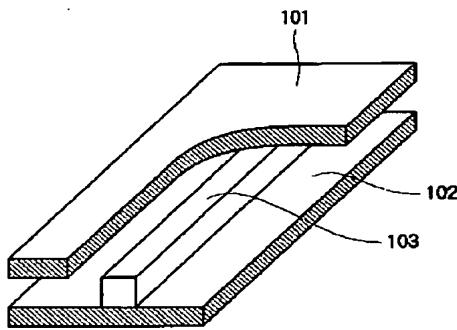
【図2】



【図4】

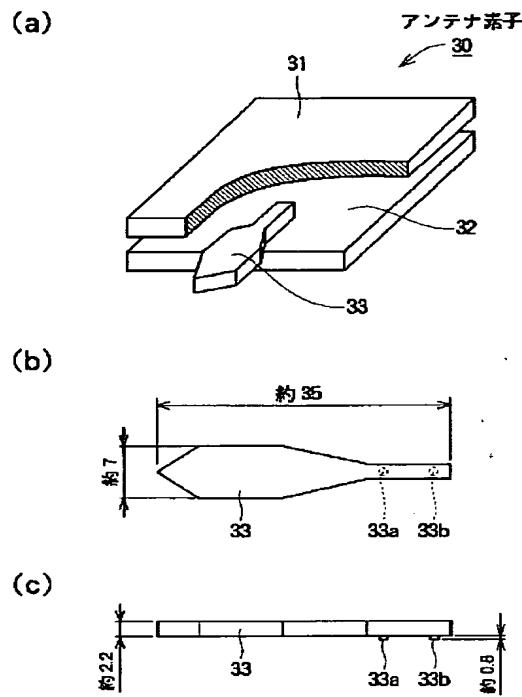


【図6】

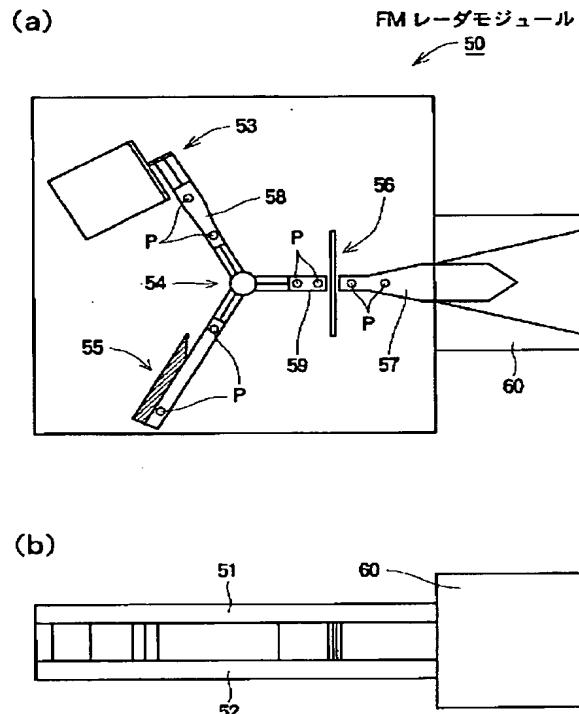


Best Available Copy

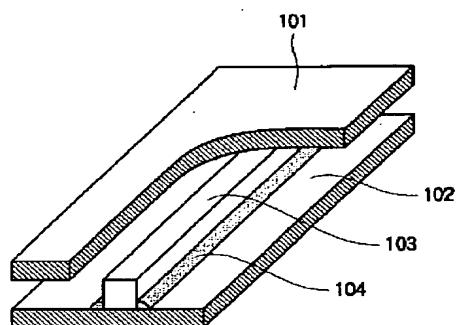
【図3】



【図5】



【図7】



Rest Available Copy